



2600 #3
2643 043-1903

500.41299X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

RECEIVED

APR 16 2002

Technology Center 2600

Applicant(s): HOSOKAWA

Serial No.: 10 / 083,351

Filed: FEBRUARY 27, 2002

Title: VIDEO TRANSMISSION APPARATUS FOR CONNECTING TO A NETWORK

LETTER CLAIMING RIGHT OF PRIORITY

Assistant Commissioner for
Patents
Washington, D.C. 20231

MARCH 27, 2002

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on:

Japanese Patent Application No. 2001-058716 Filed: MARCH 2, 2001
Japanese Patent Application No. 2001-396685 Filed: DECEMBER 27, 2001

A certified copy of each Japanese Patent Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

Carl I. Brundidge
Registration No. 29,621

CIB/rp
Attachment

WO109-01(E)

日本国特許庁
JAPAN PATENT OFFICE

MAR 27 2002

特許出願の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application: 2001年12月27日

RECEIVED

出願番号

Application Number: 特願2001-396685

APR 16 2002

[ST.10/C]:

[JP2001-396685]

Technology Center 2600

出願人

Applicant(s): 株式会社日立国際電気

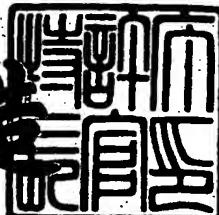
CERTIFIED COPY OF
PRIORITY DOCUMENT

Best Available Copy

2002年 2月26日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2002-3011241

【書類名】 特許願
【整理番号】 131373
【提出日】 平成13年12月27日
【あて先】 特許庁長官殿
【国際特許分類】 H04L 12/02
【発明者】
【住所又は居所】 東京都小平市御幸町32番地 株式会社日立国際電気
小金井工場内
【氏名】 細川 昇
【特許出願人】
【識別番号】 000001122
【氏名又は名称】 株式会社日立国際電気
【代表者】 遠藤 誠
【電話番号】 042-322-3111
【先の出願に基づく優先権主張】
【出願番号】 特願2001- 58716
【出願日】 平成13年 3月 2日
【手数料の表示】
【予納台帳番号】 060864
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ネットワーク対応画像伝送装置

【特許請求の範囲】

【請求項1】 ネットワーク対応画像伝送装置は、中央処理ユニットブロックと外部周辺ブロックとから成り、

前記外部周辺ブロックは、撮像装置からの映像信号を処理して画像データを生成する映像処理部と、ネットワークなどの伝送媒体により前記画像データの送受信を制御するネットワーク制御部と、前記映像処理部およびネットワーク制御部をシリーズ接続する第一のバスとから成り、

前記中央処理ユニットブロックは、前記画像データを処理する中央処理部と、前記映像処理部からの画像データを記憶する記憶部と、前記中央処理部と共同して前記映像処理部、前記ネットワーク制御部、および前記記憶部をそれぞれ制御する中央制御部と、前記中央処理部、前記記憶部、および前記中央制御部とをシリーズ接続する第二のバスとから成り、

前記第一のバスと、前記第二のバスとは第一のバスバッファを介して接続されていることを特徴とするネットワーク対応画像伝送装置。

【請求項2】 請求項1記載の伝送装置において、

前記中央処理部および前記中央制御部は、前記映像処理部を制御し、前記撮像装置からの映像信号を処理して、1/30 fps の周期で、かつデータ転送速度が少なくとも3.6 Mbps で、圧縮画像データを前記第一のバス、前記第一のバスバッファおよび前記第二のバスを介して前記記憶部に格納することを特徴とするネットワーク対応画像伝送装置。

【請求項3】 請求項1記載の伝送装置において、

前記中央処理部および前記中央制御部は、前記ネットワーク制御部からの4ユーザの要求に対して、少なくとも 14.4 Mbps のデータ転送速度で前記記憶部から圧縮画像データを読み出し、前記第二のバス、前記第一のバスバッファおよび前記第一のバスを介して前記ネットワーク制御部に前記圧縮画像データを配信することを特徴とするネットワーク対応画像伝送装置。

【請求項4】 請求項1記載の伝送装置において、

前記第二のバスは、更に、第二のバスバッファがシリーズ接続され、前記第二のバスバッファに拡張用コネクタを接続された第三のバスが接続されていることを特徴とするネットワーク対応画像伝送装置。

【請求項5】 請求項4記載の伝送装置において、

前記第三のバスには、画像伸張部が前記拡張用コネクタにシリーズに接続され、前記画像伸張部にモニタを接続することを特徴とするネットワーク対応画像伝送装置。

【請求項6】 請求項1記載の伝送装置において、

前記中央処理ユニットブロックに設けられている第二のバスは、前記中央処理部、前記記憶部、前記中央制御部および前記バスバッファの順に接続し、前記外部周辺ブロックに設けられている第一のバスは、前記バスバッファ、前記ネットワーク制御部および前記映像処理部の順に接続していることを特徴とするネットワーク対応画像伝送装置。

【請求項7】 請求項6記載の伝送装置において、

前記第一のバスは、更に、前記ネットワーク対応画像伝送装置の動作状態を表示する回路および前記ネットワーク対応画像伝送装置の動作設定をおこなうためのスイッチ回路をそれぞれシリーズ接続されることを特徴とするネットワーク対応画像伝送装置。

【請求項8】 請求項1記載の伝送装置において、

前記第一および第二のバスの始点または終点のいずれか一方にダンピング抵抗を、他方に終端抵抗を接続したことを特徴とするネットワーク対応画像伝送装置。

【請求項9】 請求項1記載の伝送装置において、

前記外部周辺ブロックと前記中央処理ブロックは、同一の実装基板上に設けられ、前記中央処理部および中央制御部は、前記実装基板のほぼ中央部に位置され、前記外部周辺ブロックは、前記実装基板の外側に配置されていることを特徴とするネットワーク対応画像伝送装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ネットワーク対応の画像伝送装置に関するものである。

【0002】**【従来の技術】**

ネットワーク対応画像伝送装置は、カメラなどの撮像装置でとらえた映像信号をA/D (Analog to Digital) 変換して画像データを得る。この画像データは、映像信号の一つ一つのフレームから構成され、これを画像符号化方式、例えば、JPEG (Joint Photographic Experts Group) などでデータ圧縮する。その結果得られた圧縮画像データは、LAN (Local Area Network) やWAN (Wide Area Network) のネットワークなどの伝送媒体に接続された受信装置へ配信される。さらには、ネットワーク対応画像伝送装置はネットワークなどの伝送媒体から圧縮画像データを受信して伸張し画像データとして出力あるいはモニタに表示する。

【0003】

ネットワーク対応画像伝送装置では、低価格と多機能を実現するためにデータの処理部にCPU (Central Processing Unit: 中央処理ユニット) が採用される。例えば、CPUは、画像符号化方式JPEGで画像データを圧縮するJPEG圧縮回路からの圧縮画像データを読みとり、メモリなどの記憶装置に格納する。さらに、CPUは、記憶装置に格納された圧縮画像データを読み出して所定の形式にフォーマッティングして、再び記憶装置に格納し所定のタイミングで伝送媒体によりデータの送受信を制御するネットワーク制御回路に転送する。ネットワーク制御回路は、フォーマッティングされた圧縮画像データをネットワークの通信プロトコルに対応したフォーマットに再構成したデータに変換してネットワークに送出する。

【0004】

このように、CPUのデータ処理には、JPEG圧縮回路から圧縮画像データを取り込み記憶装置への格納のためのデータ転送と、圧縮画像データを取り込み所定の形式にフォーマッティングして再度記憶装置に書き込むためのデータ転送

、及び所定にフォーマッティングされた圧縮画像データのネットワーク制御回路へのデータ転送がある。これらのデータ転送を高速に行うために、複数の専用バス方式が採られることがある。例えば、この専用バス方式としては、CPUが自分自身の実行命令のデータや処理すべきデータをアクセスするためのシステムバスの他に、CPUがJPEG圧縮回路やネットワーク制御回路とのデータ授受が同時に独立して可能とするための専用バスを有する構成としたものがある。

【0005】

近年のCPUには、CPU自身の命令実行とは独立して内蔵バッファと外部機器とのデータアクセスを実行するDMA (Direct Memory Access) 転送機能を複数有し、このDMA転送機能でCPU自身の処理負荷がかからない状態でデータを送受する複数のインターフェースとを有している。

CPUは、このDMA転送機能およびインターフェースでJPEG圧縮回路またはネットワーク制御回路とでそれぞれに専用バスで接続させることも可能となっている。CPUは、DMA転送機能で所定のデータ量が内蔵バッファに格納されると、内蔵バッファよりデータを読み込んで所定のデータ処理を行い記憶装置に格納し、あるいは同時に他のDMA転送機能でネットワーク制御回路との間で所定の処理されたデータの授受を行うことも可能となる。

【0006】

しかし、複数の専用バス方式では、各バスの信号配線の実装面積の増大を招くばかりではなく、各専用バスの信号配線に発生する浮遊容量をはじめとする種々の負荷が増大して伝送信号をバスで駆動するための駆動電流が増加するという事にもなる。このような専用バスを有することによる実装面積や駆動電流の増加を回避するために、前述のデータ転送は専用バス方式ではなくCPUのシステムバスで時分割に行う方法が採られる。この方法では、システムバスが、JPEG圧縮回路、ネットワーク制御回路、記憶装置などのデータ転送を担う。

【0007】

CPUは、システムバスを時分割に占有して、JPEG圧縮回路からの圧縮画像データの取りこぼしがないように、またユーザへの配信データに途切れがないように、上記のデータ転送を効率的に行うために処理スケジューリングして実行

する。また、CPUは入出力の不定期的な処理要求事象にも対応しなければならず、データ転送やデータ処理が一時中断されて、CPUの処理効率は低下する。

【0008】

CPUの処理効率の低下を補うために、より高速処理が可能なCPUとより高速アクセスが可能な記憶装置（例えば、クロック同期のバースト転送が可能なメモリ）の採用と共に、システムバス上のデータ転送速度の高速化が図られる。しかし、システムバスのより高速化が図られると、信号の立ち上がり、または立ち下がりの時間と信号の伝搬時間との関係、及びシステムバスの信号配線の実装などにより、信号の伝送路にデータエラーを引き起こす反射やクロストーク雑音などの影響が信号の波形の歪みとなって現れるようになる。

【0009】

反射の発生は、伝送信号にオーバーシュートやアンダーシュートの波形歪みを生じさせ、信号を識別するしきい値を越えてデータエラーを引き起こしたり、クロストーク雑音を発生させて動作の不安定要因にもなる。

このような現象を図5と図6によって説明する。データの授受が行われるバスの構成の一部が図5の(A)、(B)のようになっているものとする。図5の(A)は、ドライバ40dとレシーバ40r、…、40nが信号線40sによって接続された構成となっている。そして、図5(B)は、図5(A)と距離d1をおいて、図5の(A)と同じ構成でドライバ41d、レシーバ41r、…、41n、及び信号線41sでバスの一部が構成されている。図6の(A)のパルス波形がドライバ40dの入力点aにあると、ドライバ40dの出力点bでは図6の(B)のようなパルス波形となる。

【0010】

ここで、信号を高速伝送する場合、ドライバ40dの駆動能力を高めてバス上の駆動されるパルス波形の立ち上がり時間 t_r あるいは立ち下がり時間 t_f をより短くする必要がある。すると、ドライバ40dからの駆動されたパルス波形の信号がレシーバ40rまでの信号線40sを往復するに要する往復時間 τ が図6(B)に示すドライバ40dで駆動されたパルス波形の信号の立ち上がり時間 t_f より長くなることがある。このような $\tau > t_r, t_f$ の時間関係となると

、信号が立ち下がった後にレシーバ40rの受信端（入力点c）に到達して反射するので、図6（C）のように入力点cでは立ち下がり後に波打ったようにアンダーシュート42u、43u、オーバーシュート42v、43vが発生する。また、信号の立ち上がり後にも同様な現象が発生する。レシーバ40rが図6（C）のようなパルス波形の信号を受けて、オーバーシュート42v、43vの発生時間帯でレシーバ40rの信号レベルのしきい値を越えると、図6（D）のようにノイズ44n、45nとしての信号が発生することとなる。その結果、受信側ではデータエラーあるいは回路の動作の不安定要因が発生する。信号の立ち下がり後のノイズ発生について説明したが、信号の立ち上がり後のパルス波形の波打ちによる歪みでも同様なデータエラーおよび回路の動作の不安定要因が発生する。

【0011】

また、図5（B）では零レベルの信号状態となっているときに、図5（A）のパルス波形の高速な立ち上がりや立ち下がり、あるいはそれに伴うアンダーシュート、オーバーシュートにより、図5（B）のように距離d1をおいた信号線41sには図6（F）のようなクロストーク雑音46n、…、50nが重畠される。クロストーク雑音46n、…、50nがレシーバ41rの信号レベルのしきい値を越えると、図6（G）のようにノイズ51n、52n、53nとしての信号が発生する。この場合でも、受信側ではこれらのノイズがデータエラーの発生あるいは回路動作の不安定要因となる。例えば、図6（D）のノイズ44n、45n、あるいは図6（G）のようなノイズ51n、52n、53nが記憶装置へのバスの信号線上に発生すると、本来ならば論理“0”的データが書き込まれるところ論理“1”的データが書き込まれるというデータエラーが発生する。あるいは、ノイズがメモリの制御信号線上に発生すると、不定な制御あるいはデータのアクセスが行われてしまい、この時に他の接続回路が当該バスを占有しているとバス上の信号が衝突して回路動作の不安定を引き起こすこととなる。

【0012】

このように、信号伝送の高速化を図ったにもかかわらず、これらの問題が生じて十分に高速化が図れたネットワーク対応画像伝送装置を実現することができない。

かった。この結果、ネットワークを介してカメラでとらえた画像の配信ができるデータ量の上限が低く抑えられて、配信サービスの限界が生じていた。

【0013】

CPUにとっては、前述のように圧縮画像データのデータ処理とデータ転送、あるいは入出力処理は多大な処理負荷である。例えば、従来のネットワーク対応画像伝送装置では、フレームレート 30 f p s (frames per second) の圧縮画像データを 1 ユーザに配信できる量を約 3. 6 M b p s (Megabits per second) ($0.12 \text{ Mb/frame} \times 30 \text{ frames/sec}$) とすると、同時配信可能なユーザ数が 2 以下に制限され、最大配信が可能なデータ量は約 7. 2 M b p s となっていた。

【0014】

このようなCPUの処理能力の下で、受信側で高画質の再生画像を得るために、1 ユーザへの配信のデータ量を 2 倍にすると、30 f p s の圧縮画像データの同時配信できるユーザ数はたかだか 1 ユーザとなってしまい、画像配信サービスの低下を招くこととなる。また、その逆に配信可能なユーザ数を 2 倍の 4 ユーザに増やすと、1 ユーザ当たりに配信できるデータ量が半減されて、低画質の再生画像しか得られない。あるいは、フレームレートを 30 f p s から半分の 15 f p s に落とす方法もある。この方法は、フレーム落ちはあるが各フレームの画質を確保したものとなる。しかし、この方法も動きのある映像では不自然な再生画像となってしまうという問題がある。

【0015】

【発明が解決しようとする課題】

前述の従来技術では次のような問題があり、ネットワークを介してカメラでとらえた画像の配信できるデータ量が制限されて配信サービスの限界を生じていた。

即ち、同時に少なくとも 4 ユーザに 1 ユーザ当たり 3. 6 M b p s 以上の圧縮画像データ量を配信することができない。また、さらに高画質の再生画像の配信サービスの提供のために、同時に少なくとも 2 ユーザに 1 ユーザ当たり 2 倍の 7. 2 M b p s 以上の圧縮画像データの配信を行うことができない。

【0016】

【課題を解決するための手段】

上記の課題を解決するための第一の実現手段は次のようにしたものである。

本発明のネットワーク対応画像伝送装置は、中央処理ユニットブロックと外部周辺ブロックとから成り、

前記外部周辺ブロックは、撮像装置からの映像信号を処理して画像データを生成する映像処理部と、ネットワークなどの伝送媒体により前記画像データの送受信を制御するネットワーク制御部と、前記映像処理部およびネットワーク制御部をシリーズに接続する第一のバスとから成り、

前記中央処理ユニットブロックは、前記映像処理部からの画像データを記憶する記憶部と、前記画像データを処理する中央処理部と、該中央処理部と共同して前記映像処理部、前記ネットワーク制御部、および前記記憶部をそれぞれ制御する中央制御部と、前記中央処理部、前記記憶部および前記中央制御部とをシリーズに接続する第二のバスとから成り、

前記第一のバスと、前記第二のバスとはバスバッファを介して接続するようにしたものである。

【0017】

更に、前記中央処理部および前記中央制御部は、前記映像処理部を制御し、前記撮像装置からの映像信号を処理して、 $1/30\text{ f p s}$ の周期で、かつデータ転送速度が少なくとも 3.6 M b p s で、圧縮画像データを前記第一のバス、前記第一のバスバッファおよび前記第二のバスを介して前記記憶部に格納するようにして、上記目的を達成できる。

また、前記中央処理部および前記中央制御部は、前記ネットワーク制御部からの4ユーザの要求に対して、少なくとも 14.4 M b p s のデータ転送速度で前記記憶部から圧縮画像データを読み出し、前記第二のバス、前記第一のバスバッファおよび前記第一のバスを介して前記ネットワーク制御部に前記圧縮画像データを配信することによっても達成できる。

【0018】

上記課題を達成する第二の手段は、次のようにしたものである。

前記第二のバスは、更に、第二のバスバッファがシリーズ接続され、前記第二のバスバッファに拡張用コネクタを接続された第三のバスが接続されよう構成することである。ここで、前記第三のバスには、画像伸張部が前記拡張用コネクタにシリーズに接続され、前記画像伸張部にモニタを接続することで達成される。

更に、前記中央処理ユニットブロックに設けられている第二のバスは、前記中央処理部、前記記憶部、前記中央制御部および前記バスバッファの順に接続し、前記外部周辺ブロックに設けられている第一のバスは、前記バスバッファ、前記ネットワーク制御部および前記映像処理部の順に接続することにより達成される。

また、前記第一のバスは、前記ネットワーク対応画像伝送装置の動作状態を表示する回路および前記ネットワーク対応画像伝送装置の動作設定をおこなうためのスイッチ回路をそれぞれシリーズ接続することにより達成される。

更に、信号の反射や不要輻射等を低減するために、前記第一および第二のバスの始点または終点のいずれか一方にダンピング抵抗を、他方に終端抵抗を接続することにより、本発明の目的を達成できる。

【0019】

また、上記課題を達成する第三の手段は、前記外部周辺ブロックと前記中央処理ブロックは、同一の実装基板上に設けられ、前期中央処理部および中央制御部は、前記実装基板のほぼ中央部に位置され、前記外部周辺ブロックは、前記実装基板の外側に配置することにより達成される。

【0020】

【発明の実施の形態】

以下、本発明のネットワーク対応画像伝送装置について説明する。

最初に、本発明のネットワーク対応画像伝送装置の構成とその動作を図3に示す概念図を基に説明する。30はネットワーク対応画像伝送装置、1はCPU、5はCPU1の処理手順が記述されている処理プログラムデータが格納されるROM(Read Only Memory)、3は圧縮画像データまたはCPU1の処理プログラムデータが処理開始前にROM5から転送されて格納されるRAM(Random Access Memory)、4はCPU1、RAM3

、ROM5、及び後述の周辺回路ブロック32内の各回路などのアクセスを制御する中央制御回路、2と6は後述する外部周辺ブロック32とCPUブロック31との間のデータ信号の授受を行うドライバ機能とレシーバ機能を有する周辺回路バスバッファおよび拡張外部バスバッファである。これらの接続回路は、CPUバスAでCPU1を始点としてRAM3、ROM5、中央制御回路4、周辺回路バスバッファ2、および拡張外部バスバッファ6の順番で分岐点が無くシリーズに接続されている。

【0021】

以下、このように各接続回路が分岐点の無い「一筆書き」のようなシリーズの接続をシリーズ接続と称する。これらの接続回路をシリーズ接続することで、高速信号伝送時の信号の反射やクロストーク雑音などの発生を抑制できる。なぜなら、バスを枝分かれの配線パターンにするとその分岐点で配線パターンの伝送路特性インピーダンスの不連続が生じることになり、高速信号伝送時の信号の反射やクロストーク雑音が発生するためである。

なお、RAM3をクロック同期のバースト転送により高速アクセスが可能なSDRAM (Synchronous Dynamic RAM)、ROM5をCPU1の処理プログラムデータなどをリモート書き換え可能とするフラッシュメモリに置き換えることができることは言うまでもない。

【0022】

さらに、図3において、14はカメラ、9はシリアル通信信号F（シリアル伝送規格としてRS-232CやRS-485などが挙げられる）によりカメラ14の撮像制御（ズーム、フォーカスなど）を行うシリアル制御回路、8はカメラ14から入力される映像信号EをA/D変換し画像符号化方式JPEGの圧縮画像データに圧縮して該圧縮画像データを一時格納するJPEG圧縮回路、7はCPU1から転送された圧縮画像データの所定フォーマットされたデータを受けてネットワーク40に対応した通信プロトコルに従ってデータDをネットワーク40に送出するネットワーク制御回路、10はネットワーク対応画像伝送装置30の動作状態（例えば、配信要求のアクセス数、配信オーバフロー、動作不良など）をLED (Light Emitting Diode) の点灯あるいは点滅

などにより装置運用者に知らしめるLED回路、11はネットワーク対応画像伝送装置30の動作あるいは機能の指定情報が設定されCPU1によってこの情報が読み出されるスイッチ回路である。

【0023】

この動作あるいは機能の指定情報としては、例えばネットワーク対応画像伝送装置30の通常またはテストの動作モード指定あるいはリセット要求、及び同時配信ユーザ数、1ユーザ当たりの最大伝送速度などがある。これらの接続回路は、周辺回路バスBでシリーズ接続となっており、ネットワーク対応画像伝送装置30の外部機器あるいはネットワークからのデータ授受を担う。なお、JPEG圧縮回路8を動画圧縮方式MPEG(Moving Picture Experts Group)による動画圧縮を行うMPEG圧縮回路に置き換えることができるることは言うまでもない。

また、外部周辺ブロック32には、拡張用コネクタ12と13とがある。

【0024】

これらの接続回路は、周辺回路バスBとは別に拡張外部バスCでシリーズ接続されている。拡張用コネクタ12、13には、オプション用の増設基板を実装できるようになっている。たとえば、電話回線に接続できるモデム基板、ISDN(Integrated Services Digital Network)回線に接続できるISDN基板、外部機器制御用の接点入出力基板などが実装できる。

【0025】

更に、拡張外部バスCには、画像符号化方式JPEGでデータ圧縮された圧縮画像データを伸張するJPEG伸張回路25および後述する終端抵抗器27もシリーズ接続されている。CPU1およびJPEG伸張回路25によって、ネットワーク40から圧縮画像データを入力して伸張し、モニタ33に伸張した再生画像を表示する。あるいは、ネットワーク40から入力した圧縮画像データまたはその伸張した画像データを拡張用コネクタ12、13の増設基板に出力あるいは入力するということも可能である。なお、JPEG伸張回路25は、動画圧縮方式MPEGを使用するシステムにおいては、MPEG伸張回路に置き換えること

ができるることは言うまでもない。また、音声についても同様に取り扱うことができる。

【0026】

周辺回路バスBとは別の拡張外部バスCを有するのは、周辺回路バスBに増設基板を接続するようにすると、周辺回路バスBに接続されている周辺回路バスバッファ2をはじめその他の接続回路のドライバにとっては大きな負荷を駆動することとなり、接続回路の各ドライバの駆動能力は相当高く要求されるので、この点を避けるためである。もし各接続回路のドライバが相当に高い駆動能力で大きな負荷を駆動すると、瞬時に駆動電流が大きく流れるために、バス上の反射、クロストーク雑音、不要輻射、あるいは駆動源への帰還電流による基準電位の変動などが発生しやすくなってしまう。周辺回路バスBによる高速信号伝送が困難となる。そのため、二つのバッファ2、6とで、それぞれの接続回路の信号伝送の駆動能力を極力抑えることで、大きく流れる駆動電流による影響を抑えて高速信号伝送の実現を容易とする。同様に、CPUバスAと、周辺回路バスBおよび拡張外部バスCとが別となっているのは、CPUバスAに、周辺回路バスBおよび拡張外部バスCに接続されている各接続回路を接続しようとすると、CPU1をはじめとする他の接続回路のドライバにとってはさらなる高負荷を駆動する必要が生じるようになるので、CPUバスA上で高速信号伝送が不可能となるためである。

【0027】

以上のような理由から、各バス間のデータ授受を周辺回路バスバッファ2または拡張外部バスバッファ6を介して行う。各接続回路はそれぞれのバスに接続して、各バス内の各接続回路のドライバの駆動能力を極力抑える。そして、各接続回路をシリーズ接続するようにし、駆動電流の低減および伝送路特性インピーダンスの不連続性の回避でバス上の反射、不要輻射、あるいは駆動源への帰還電流による基準電位の変動などを極力抑えるようにしたものである。また、バスバッファ2及び6は、波形整形機能を持たせることができることは言うまでもない。

【0028】

また、図3において、21はCPU1の近くに位置するCPUバスAの始点で

シリーズ接続の信号配線に直列に挿入された、信号反射あるいはクロストーク雑音などを抑制する回路素子としての直列抵抗器、22はCPUバスAの終点に位置するシリーズ接続の信号配線に接続された、信号反射やクロストーク雑音などを抑制する回路素子としての終端抵抗器である。同様に、23は周辺回路バスバッファ2の近くに位置する周辺回路バスBの始点でシリーズ接続の信号配線に直列に挿入された、信号反射やクロストーク雑音などを抑制する回路素子としての直列抵抗器、24は周辺回路バスBの終点のシリーズ接続の信号配線に接続された、信号反射やクロストーク雑音などを抑制する回路素子としての終端抵抗器である。

【0029】

次に、図3の本発明のネットワーク対応画像伝送装置30の動作について、以下に説明する。

ネットワーク対応画像伝送装置30に動作電源が供給された後の初期動作時、中央制御回路4によってCPU1の処理プログラムデータがROM5からRAM3へ書き込まれて、CPU1の制御の下に各処理が開始される。

【0030】

CPU1は、カメラ14の撮像状態（ズーム、パン、チルトなど）を設定するためのプリセット制御情報あるいは別の場所からネットワーク40を介して入力したカメラ14の制御情報をシリアル制御回路9に設定する。これらの制御情報により制御されたカメラ14は、要求の視野範囲を撮像し、その出力として30fpsの映像信号EをJPEG圧縮回路8へ供給する。JPEG圧縮回路8は、30fpsの映像信号EをA/D変換し、これをデータ圧縮する。例えば、1フレームの画像データを圧縮し、少なくとも1フレーム当たり0.12Mbのデータ量の圧縮画像データにする。

【0031】

CPU1は、中央制御回路4と共にJPEG圧縮回路8の制御を行って、1/30fpsの周期でデータ転送速度が少なくとも3.6Mbpsで、圧縮画像データを周辺回路バスB、周辺回路バスバッファ2、およびCPUバスAを介してRAM3に転送して格納する。CPU1は、格納された圧縮画像データに所定形

式のフォーマッティングを行って後に、再びRAM3に格納する。

そして、CPU1は、中央制御回路4と共にバスA、B、Cに結合されている機器のアクセス制御を行う。例えば、ネットワークを介して送られてくるユーザの配信要求に対して、ユーザ数が4であれば少なくとも $3.6 \text{ M b p s} \times 4 = 14.4 \text{ M b p s}$ のデータ転送速度で、所定のフォーマッティングされた圧縮画像データがRAM3から読み出され、CPUバスA、周辺回路バスバッファ2、および周辺回路バスBを介してネットワーク制御回路7へ転送される。ここで、このデータ転送と、前述のJPEG圧縮回路8からの圧縮画像データの転送とが競合しないように、CPU1の処理スケジューリングまたはDMA転送機能の実行スケジューリングが調整される。ネットワーク制御回路7は、所定形式にフォーマッティングされた圧縮画像データをネットワークの通信プロトコルに即したフォーマットに変換して、データDとしてネットワーク40に送出する。

【0032】

以下図4で、本発明のネットワーク対応画像伝送装置30における、JPEG圧縮回路8の圧縮画像データのRAM3へのデータ転送からネットワーク40に4ユーザの画像データを送出するまでの各接続回路およびデータ転送のタイミング例を説明する。

図4において、カメラ14の映像フレーム数をFPS(fps)として1フレームの時間を $1/\text{FPS}(\text{sec})$ (たとえば、フレーム数FPSが30fpsとすると、1フレームの時間は約33msとなる)としている。図4では説明を容易するために、1フレームの時間が時間 $t \times 0, t \times 1, t \times 2, \dots, t \times 7$ で8区間に分割して示している(ここで、 $x = 1, 2, 3, \dots$)。また、ネットワーク対応画像伝送装置30は、時間 t_{10} で動作を開始した後、フレーム周期 $1/\text{FPS}(\text{sec})$ に同期して動作しているものとする。さらに、カメラ14はプログレッシブスキャン方式で撮像しているものとする。

【0033】

JPEG圧縮回路8は、カメラ14からの映像信号を所定のタイミングで逐次圧縮して圧縮画像データA1として一時格納する。1フレーム周期の $1/2$ の時間に相当する時間 t_{14} に達すると、中央制御回路4はJPEG圧縮回路8に格

納されている1フレーム周期の1／2の経過時間までの圧縮画像データA1をRAM3に転送するために、転送開始の制御信号を各接続回路に供給する（図示せず）。CPU1は、この制御信号を受けると、周辺回路バスB、周辺回路バスバッファ2、およびCPUバスAを介して圧縮画像データA1を読み込んでRAM3に格納する。ここで、圧縮画像データA1のRAM3への格納は、CPU1を介さないDMA転送機能により行うようにしても良い。

【0034】

CPU1は、圧縮画像データA1のRAM3への格納が終了すると、配信先の4ユーザに応じて圧縮画像データA1を所定のフォーマットにしたデータFA1を生成する。データFA1は、CPUバスAを介してRAM3に格納される。そして、このデータFA1は、時間t17の前後の時間帯でCPU1により、RAM3、CPUバスA、周辺回路バスバッファ2、および周辺回路バスBを介してネットワーク制御回路7に転送される。ネットワーク制御回路7は、データFA1を配信先の4ユーザに向けて所定の通信プロトコルに従ってデータD（データDは4ユーザの配信データとして、図4の(h)では“1、2、3、4”で示されている）としてネットワーク40へ送出する。

【0035】

経過時間が次のフレームNo.2の開始時間t20に達すると、中央制御回路4はJPEG圧縮回路8に格納されている、フレームNo.1の映像信号の後半部分の圧縮画像データA2をRAM3に転送するために転送開始の制御信号を各接続回路に供給する。以下、前述と同様な動作とタイミングで、CPU1および中央制御回路4によって、圧縮画像データ(B1、B2、C1、C2、...)の転送、格納、およびフォーマットされたデータ(FA2、FB1、FB2、FC1、...)がRAM3に格納される。データFA2に対しては、時間t23の前後の時間帯で、CPU1によりネットワーク制御回路7に転送される。ネットワーク制御回路7は、データFA2を配信先の4ユーザに向けて所定の通信プロトコルに従ってデータDとしてネットワーク40へ送出する。以下、上記のような動作とタイミングで、各フレームの映像信号の圧縮画像データがJPEG圧縮回路8、周辺回路バスB、周辺回路バスバッファ2、CPUバスA、あるいは

CPU1を介してRAM3に転送して格納される。その後に、RAM3に格納された圧縮画像データは所定にフォーマットされたデータとしてRAM3から読み出されて、CPUバスA、周辺回路バスバッファ2、および周辺回路バスBを介してネットワーク制御回路7に転送される。このような一連の処理が繰り返される。

【0036】

以上のように、JPEG圧縮回路8からの圧縮画像データおよびネットワーク制御回路7への配信データの転送では、CPUバスA、周辺回路バスバッファ2、および周辺回路バスB上で信号の衝突が発生しないように、CPU1の処理スケジューリングまたはDAM転送機能の実行スケジューリング及び中央制御回路4の制御の下に時分割的に各データ転送が行われることになる。

【0037】

CPU1は、これらのデータのアクセス制御や転送の周期的な処理と共に、不定期的な処理も実行しなければならない。CPU1は、カメラ制御の要求（ズーム、パン、チルトなど）を受け付けると、シリアル制御回路9にカメラ制御情報を設定する。また、配信要求のユーザ数やデータ転送速度などの動作状態を外部に知らしめるためのLED表示のための制御信号をLED回路10に設定する。更には、動作モードの切り替えや動作パラメータの変更に備えて、外部からの情報（通常またはテストの動作モード指定あるいはリセット要求、および同時配信ユーザ数、1ユーザ当たりの最大伝送速度など）をスイッチ回路11から読み出し、動作モードやパラメータの変更処理を行わなければならない。

【0038】

また、CPU1は、拡張用コネクタ12、13に増設基板が実装されていれば、これらの基板との間でデータのアクセス制御やデータの転送の処理を行う必要がある。

【0039】

次に、バスバッファ2および6について詳細に説明する。4ユーザが同時に高画質の再生画像の配信サービスが受けられるように、バスA、B、およびC上で少なくとも14.4Mbpsの高速データ転送が行われる必要がある。例えば、

CPU1からスイッチ回路11までの長い信号配線を一つのバスで接続すると、信号の歪みが発生しやすくなり、データ転送の上限が決まってしまう。この上限を引き上げるために、ネットワーク対応画像伝送装置30は、前述の理由から周辺回路バスバッファ2および拡張外部バスバッファ6でCPUブロック31と外部周辺ブロック32とに分けている。各ブロック31、32内の各接続回路は、それぞれのバスA、B、Cでシリーズ接続の信号配線で接続されている。

【0040】

すると、図3のようにバスバッファ2または6で各ブロック毎のバスで各接続回路を接続するようにすることで、信号配線が短くなつて信号の往復時間も短くなり（信号の立ち上がり時間 t_r 、立ち下がり時間 t_f > 往復時間 τ とするこことで反射などの影響を低減化できるようになる）、シリーズ接続で不用意な分岐信号配線が無く伝送路特性インピーダンスを一定化することができ、さらに駆動する負荷が低減されて駆動電流が低減されるようになる。その結果、信号の反射、クロストーク雑音、不要輻射、あるいは駆動源への帰還電流による基準電位の変動などが抑制される。

【0041】

従って、各ブロック31、32においてデータ転送速度の上限を引き上げることができるようになる。また、CPU1の近い位置のCPUバスAの始点に直列に数オームから数十オームのダンピング抵抗器としての直列抵抗器21を、またCPUバスAの終点にCPUバスAの伝送路特性インピーダンスと等価な回路素子としての数十オームから数百オームの終端抵抗器22を電源とグランドとの間に配置することで、さらに伝送信号の反射やクロストーク雑音などの発生を抑制することができるようになって、データ転送速度の上限を引き上げることが可能となる。同様に、バスBおよびCにおいてもダンピング抵抗器としての直列抵抗器23、26、および各バスの伝送路特性インピーダンスと等価な回路素子としての終端抵抗器24、27が配置されている。

【0042】

次に、データ転送速度を高速化するための第二の実現手段である、各接続回路と各接続回路を接続するバスのシリーズ接続の信号配線の実装について、図1と

図2で説明する。

【0043】

図2は、前述の図3の各接続回路を接続するバスのシリーズ接続の信号配線の実装方式を示した概念図である。図2は、CPU1がほぼ中心部に配置され、ここを始点に外周に向けて広がるようにバスが渦巻き状にシリーズ接続の信号配線されていることを示している。また、図3と同様にCPUバスAと周辺回路バスBおよび拡張外部バスCとは、周辺回路バスバッファ2および拡張外部バスバッファ6を介してデータ授受が行われる。図2の各バスのシリーズ接続の信号配線の実装方式に従って、図3の各接続回路およびバスのシリーズ接続の信号配線をプリント基板に配置した実装構造の実施例を図1に示す。

【0044】

図1は、本発明の実装構造を示す図である。図1において、35は図3のネットワーク対応画像伝送装置30の各接続回路及びそれらを接続するバスのシリーズ接続の信号配線が実装されたプリント基板である。CPU1の配置位置を始点に、プリント基板35の周辺部に向けて渦巻き状に広がるようにシリーズ接続の信号配線されたバスに各接続回路が接続されている。また、CPUバスAと周辺回路バスBおよび拡張外部バスCとは、周辺回路バスバッファ2および拡張外部バスバッファ6を介してデータ授受が行われる。最も外側では、プリント基板35の周辺部にある外部とのデータ授受のための図3に示されている外部周辺ブロック32の各接続回路が周辺回路バスBおよび拡張外部バスCで接続されている。

【0045】

即ち、CPUブロック30は、プリント基板35のほぼ中心部に配置され、外部周辺ブロック32はCPUブロック30の周辺部に配置された構成となっている。外部周辺ブロック32の各接続回路をプリント基板35の周辺部に配置すると、プリント基板35の外部との信号のやり取りをする信号ケーブルの受け入れが容易となり、また動作モードなどを指定するスイッチ11の操作あるいは動作状況などを外部に知らしめるLED回路10の点滅状況の視認がしやすくなる。

【0046】

各接続回路の配置は、CPU1を始点に、より高速アクセスが要求される接続回路のRAM3、ROM5、中央制御回路4、周辺回路バスバッファ2、そして拡張外部バスバッファ6の順番となっている。さらに、周辺回路バスバッファ2から、プリント基板35の周辺部に向けてやはりより高速アクセスが要求される接続回路のネットワーク制御回路7、JPEG圧縮回路8、シリアル制御回路9、そして最も遅いアクセスが許容されるLED回路10およびスイッチ回路11の順番で配置されている。また、拡張外部バスバッファ6を始点に、拡張コネクタ12、13、およびJPEG伸張回路25が、プリント基板35の周辺部でシリーズ接続の信号配線の拡張外部バスCで接続されている。高速アクセスが要求される接続回路ほどCPU1あるいはバスバッファ2、6により近く配置する順番とするのは、信号の伝送距離を極力短くして信号の伝搬遅延を最少にすることで、CPU1などのドライバ側の受信信号のセットアップ時間およびホールド時間を確保して、高速信号伝送における信号の確実な入出力を行うようにするためである。

【0047】

更に、信号の反射やクロストーク雑音などを抑制するためのダンピング抵抗器としての直列抵抗器21、23、および26が、CPU1あるいは周辺回路バスバッファ2に近いバスのシリーズ接続の信号配線に直列に挿入されている。また、各バスの伝送路特性インピーダンスと等価な終端抵抗器22、24、および27が各バスに電源ラインとグランドとの間に配置されて接続されている。

図1の各接続回路およびそれらを接続する各バスのシリーズ接続の信号配線によるネットワーク対応画像伝送装置の動作は、前述の図3の場合と同様であるためその説明は省略する。

【0048】

【発明の効果】

本発明によれば、少なくとも同時に4ユーザに1ユーザ当たり3.6Mbps (=0.12Mbps×30fps) の圧縮画像データをネットワークを介して配信できる、3.6Mbps×4=14.4Mbpsのデータ配信が実現でき、各ユーザに自然な動きのある高画質の再生画像を提供できるサービスが可能となる。

また、少なくとも14.4Mbpsのデータ転送速度を実現するシリーズ接続の信号配線のバスで接続された、外部周辺ブロックをプリント基板の周辺部に配置することができるようになるために、外部インターフェース用のコネクタ、動作状態の表示器、あるいは動作条件の設定のためのスイッチなどを直にプリント基板に実装できるようになる。これにより、装置の筐体にコネクタ、表示器、あるいはスイッチなどを別のプリント基板に実装してケーブル接続する必要がなくなり、筐体の構造の簡素化および低価格化のネットワーク対応画像伝送装置を実現することができるようになる。

【図面の簡単な説明】

【図1】 本発明における一実施例のネットワーク対応画像伝送装置の実装構造を示す図。

【図2】 本発明における一実施例のネットワーク対応画像伝送装置の実装方式の概念を示す図。

【図3】 本発明における一実施例のネットワーク対応画像伝送装置の概念を示す図。

【図4】 本発明における一実施例のネットワーク対応画像伝送装置のデータ転送タイミングの一例を示す図。

【図5】 データの授受が行われるバスの構成の一部を示す模式図。

【図6】 データエラーの発生要因の一例を示す模式図。

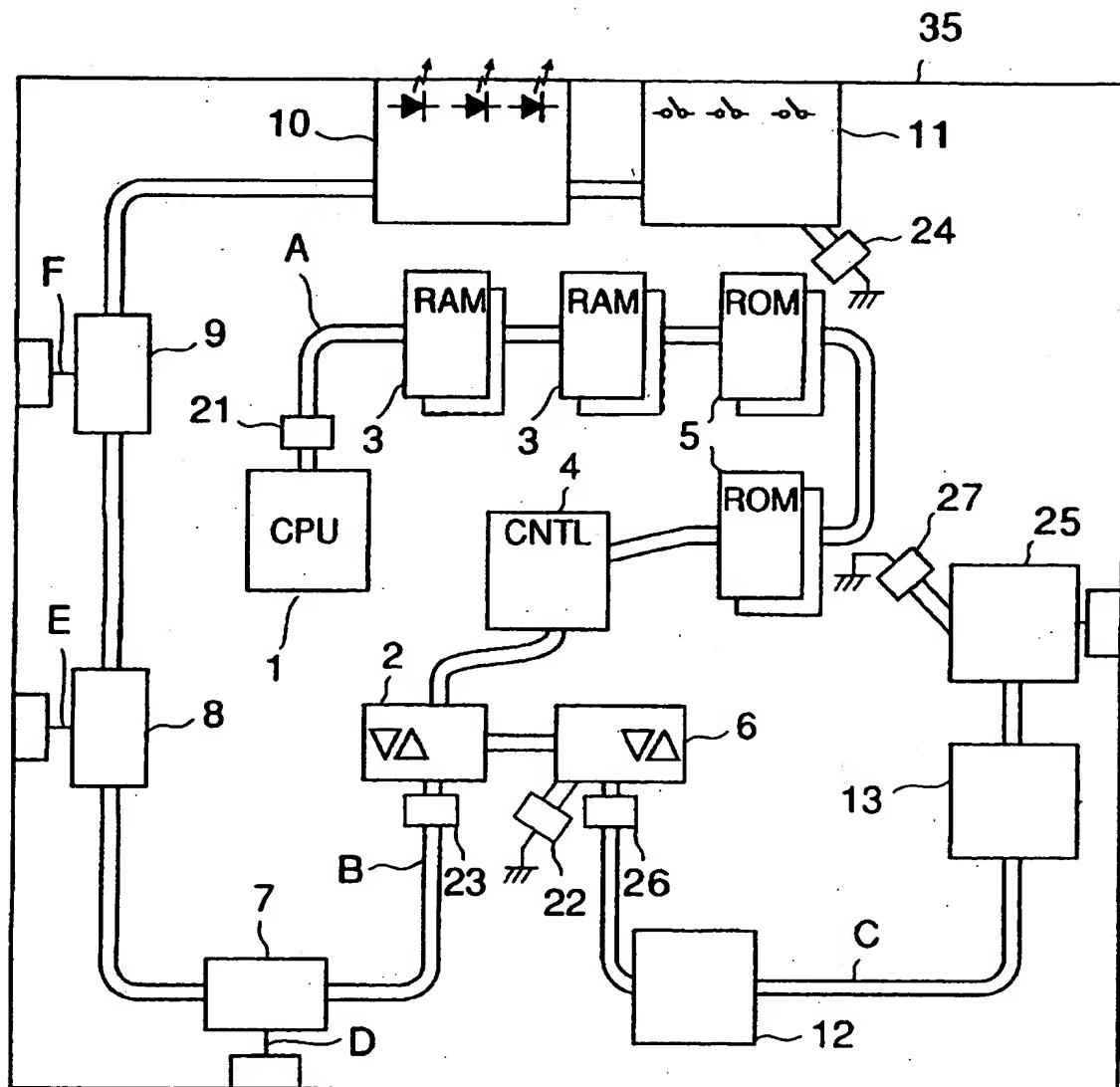
【符号の説明】

1 : C P U、 2 : バスバッファ、 3 : R A M、 4 : 中央制御回路、 5 : R O M、 6 : バスバッファ、 7 : ネットワーク制御回路、 8 : J P E G 圧縮回路、 9 : シリアル制御回路、 10 : L E D回路、 11 : スイッチ回路、 12、 13 : 拡張用コネクタ、 14 : カメラ、 21、 23、 26 : 直列抵抗器、 22、 24、 27 : 終端抵抗器、 25 : J P E G伸張回路、 30 : ネットワーク対応画像伝送装置、 31 : C P Uブロック、 32 : 外部周辺ブロック、 33 : モニタ、 35 : プリント基板、 40 : ネットワーク、 A : C P Uバス、 B : 周辺回路バス、 C : 拡張外部バス、 D : データ、 E : 映像信号、 F : シリアル通信信号。

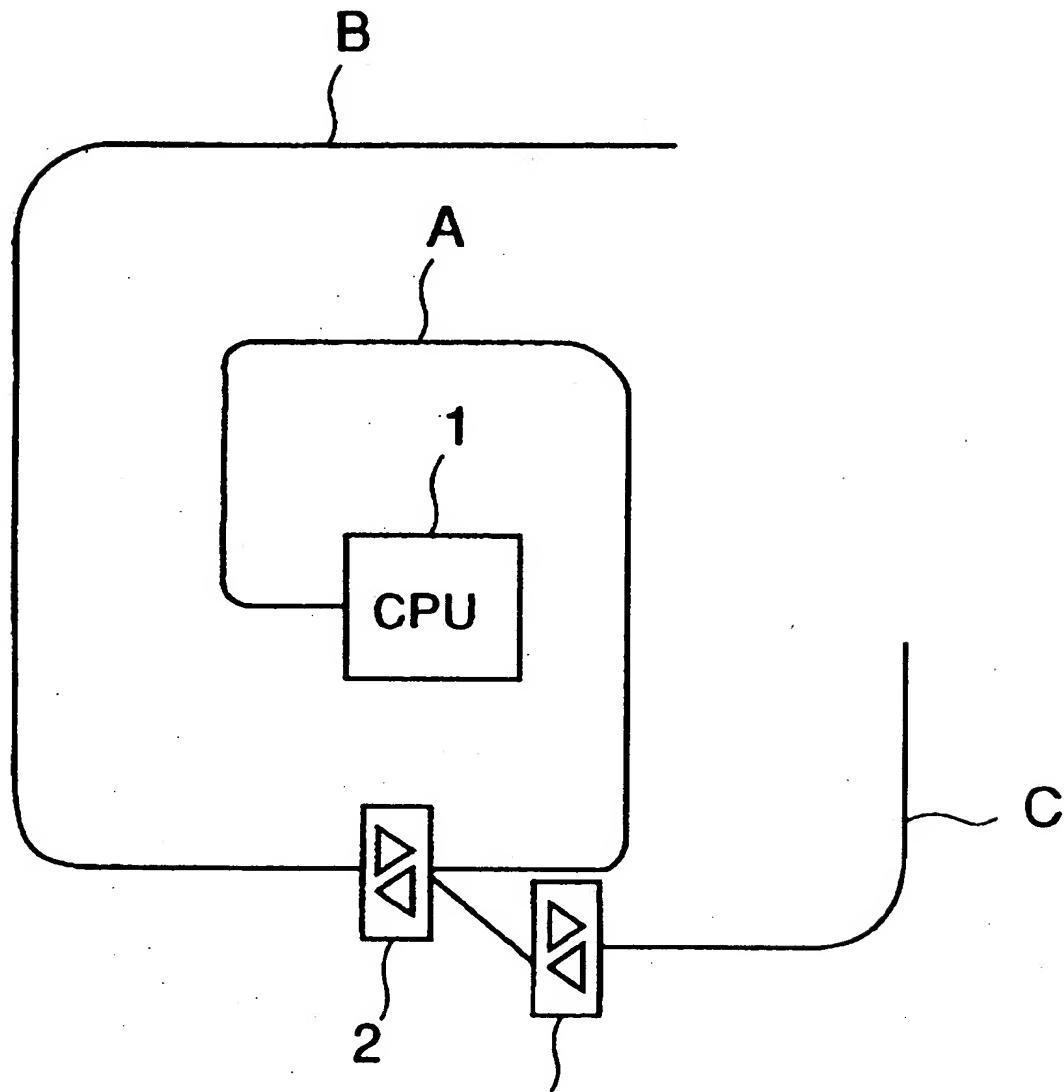
特2001-396685

【書類名】 図面

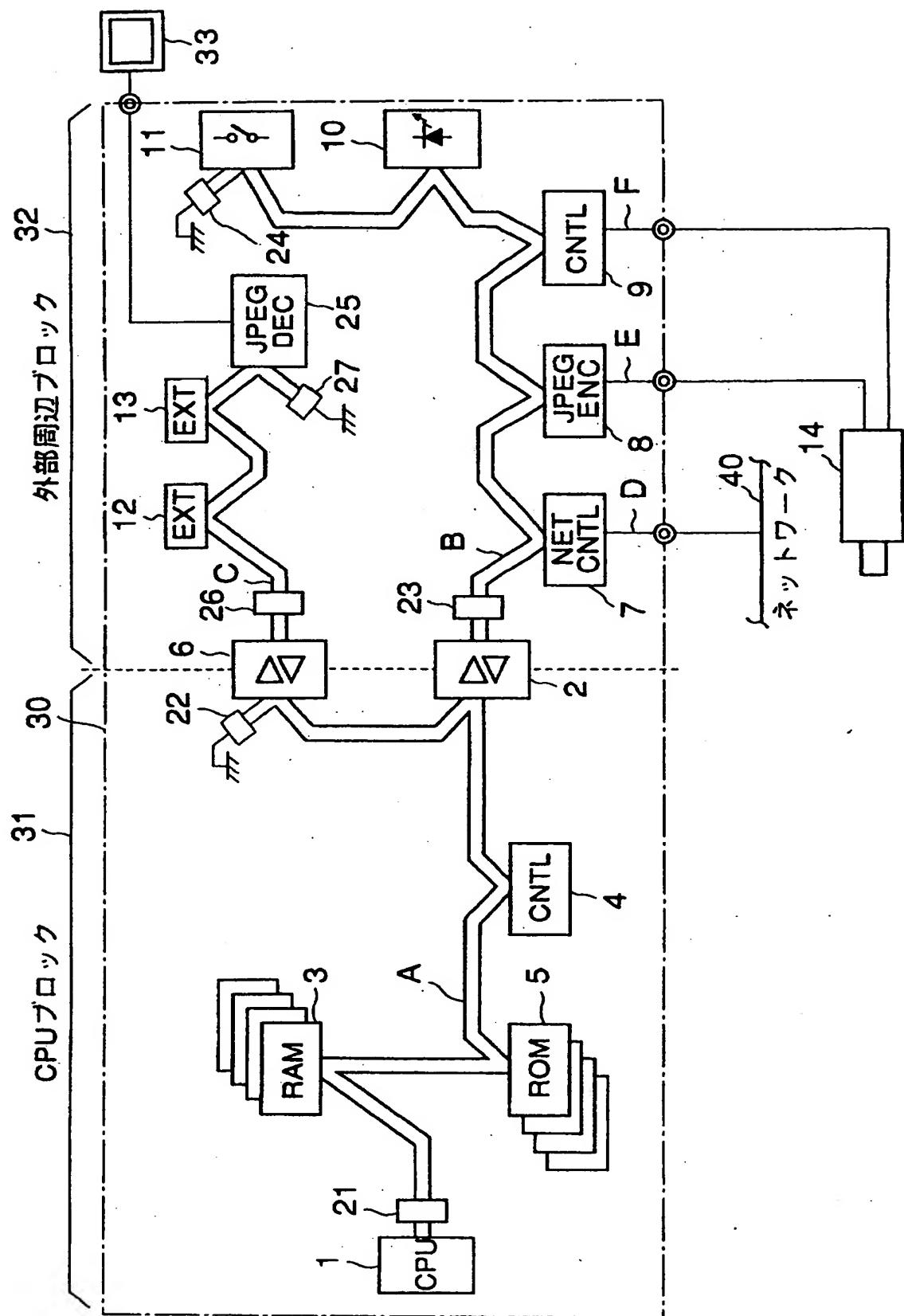
【図1】



【図2】

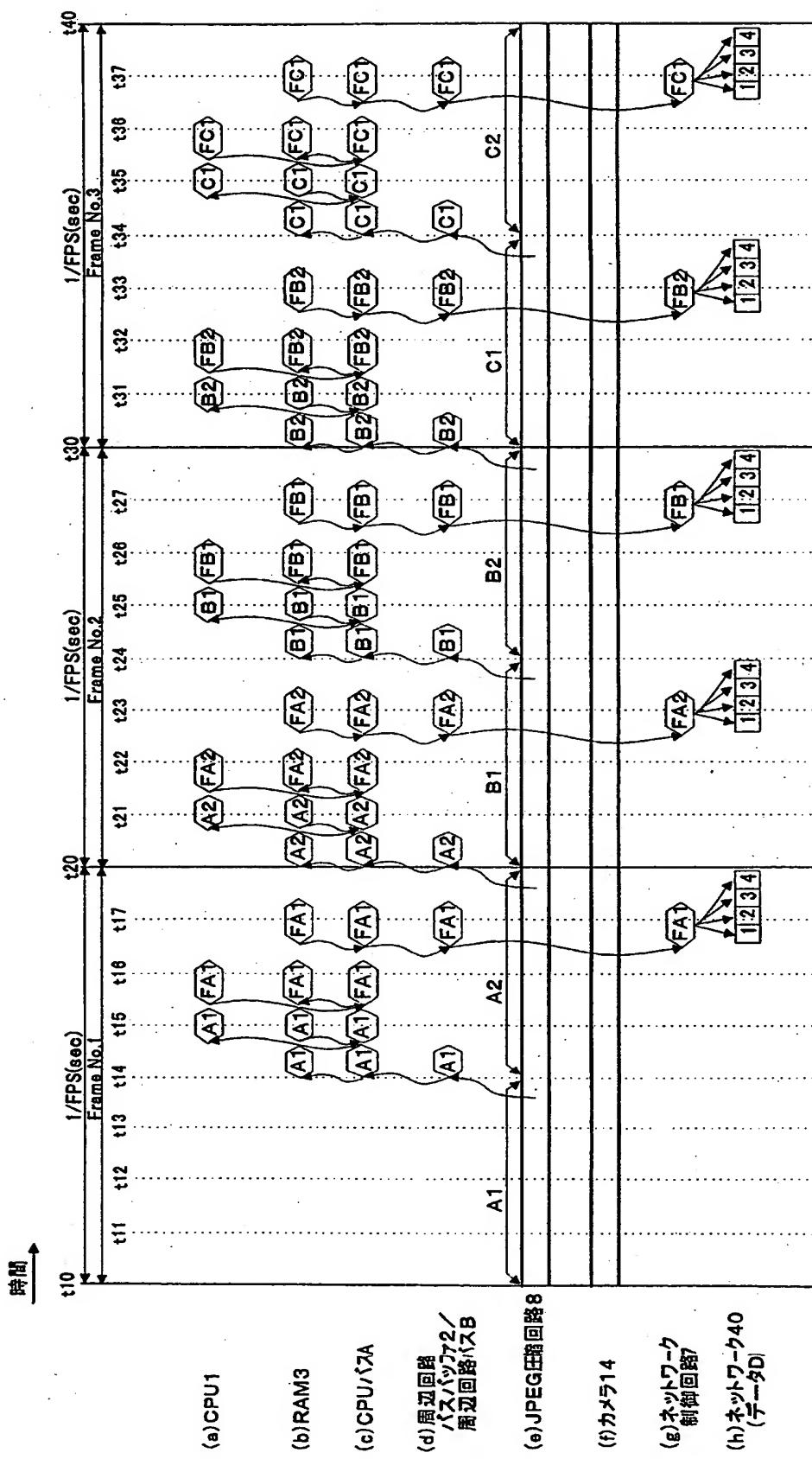


【図3】

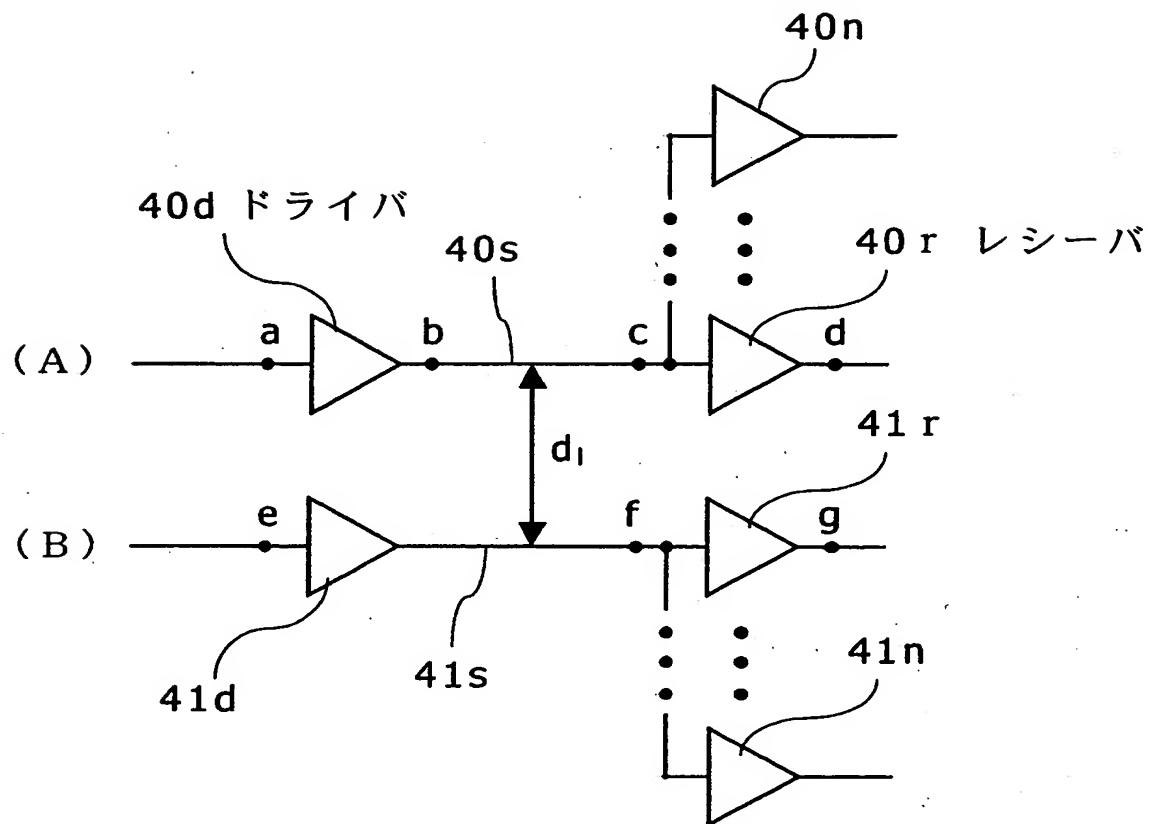


特2001-396685

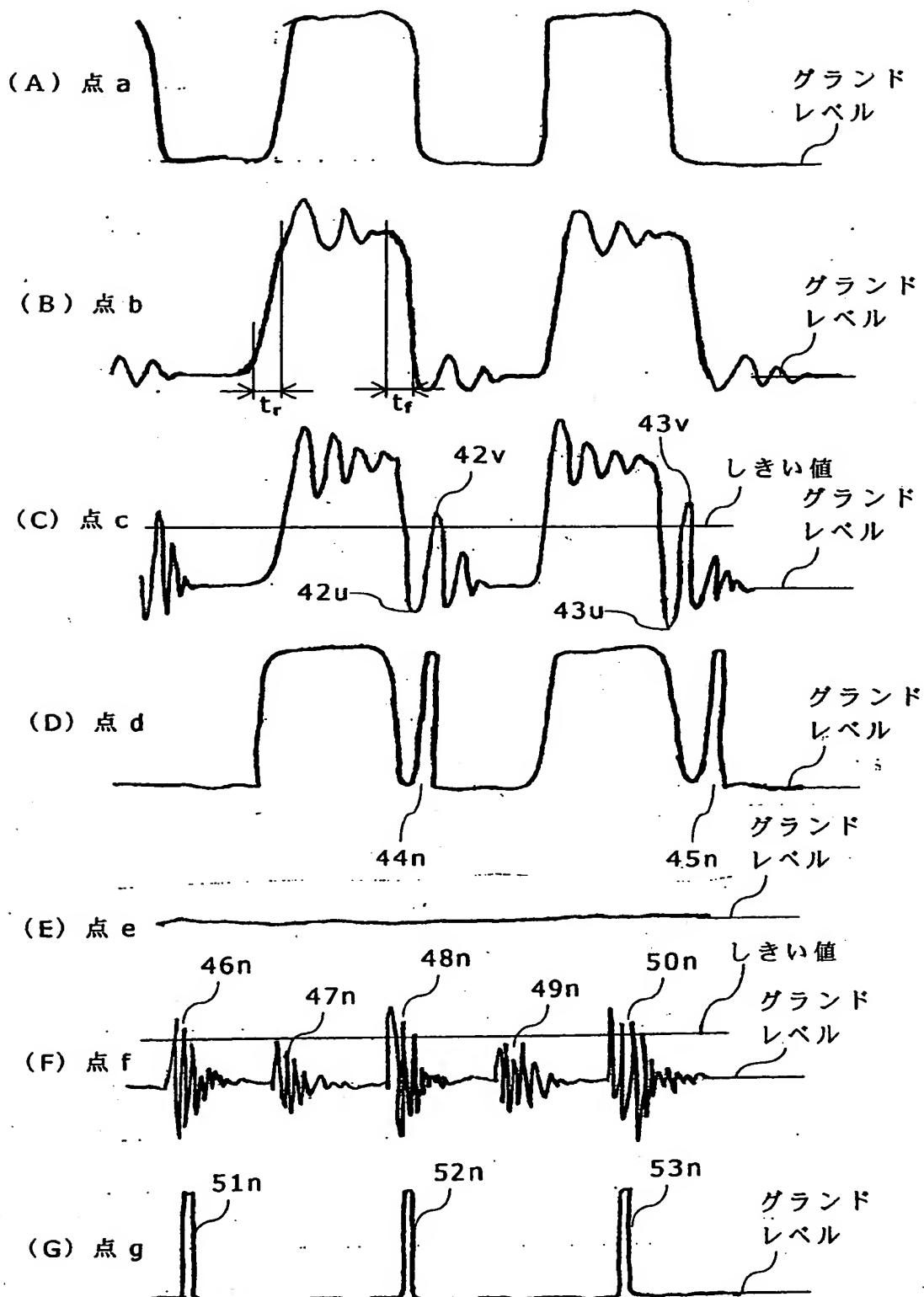
【図4】



【図5】



【図6】



【書類名】 要約書

【要約】

【課題】

同時に少なくとも4ユーザに1ユーザ当たり3. 6Mbps以上の圧縮画像データを配信することを可能とするネットワーク対応画像伝送装置を提供する。

【解決手段】

映像信号の圧縮画像データを生成する映像処理部とネットワークなどの伝送媒体により圧縮画像データの送受信を制御するネットワーク制御部とから成る外部周辺ブロックと、圧縮画像データを記憶する記憶部と、データ処理を実行する中央処理部と、該中央処理部と共同して前記各部をそれぞれに制御する中央制御部とから成る中央処理ユニットブロックとから成って、前記外部周辺ブロック内および前記中央処理ユニットブロック内の各部はそれぞれに第一のバスおよび第二のバスで順次にシリーズ接続され、前記第一と第二のバスとはバスバッファを介して接続するようにした。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2001-396685
受付番号	50101912886
書類名	特許願
担当官	第八担当上席
作成日	0097 平成14年 1月 7日

<認定情報・付加情報>

【特許出願人】 申請人

【識別番号】 000001122

【住所又は居所】 東京都中野区東中野三丁目14番20号

【氏名又は名称】 株式会社日立国際電気

次頁無

出願人履歴情報

識別番号 [000001122]

1. 変更年月日 2001年 1月11日

[変更理由] 名称変更

住 所 東京都中野区東中野三丁目14番20号

氏 名 株式会社日立国際電気